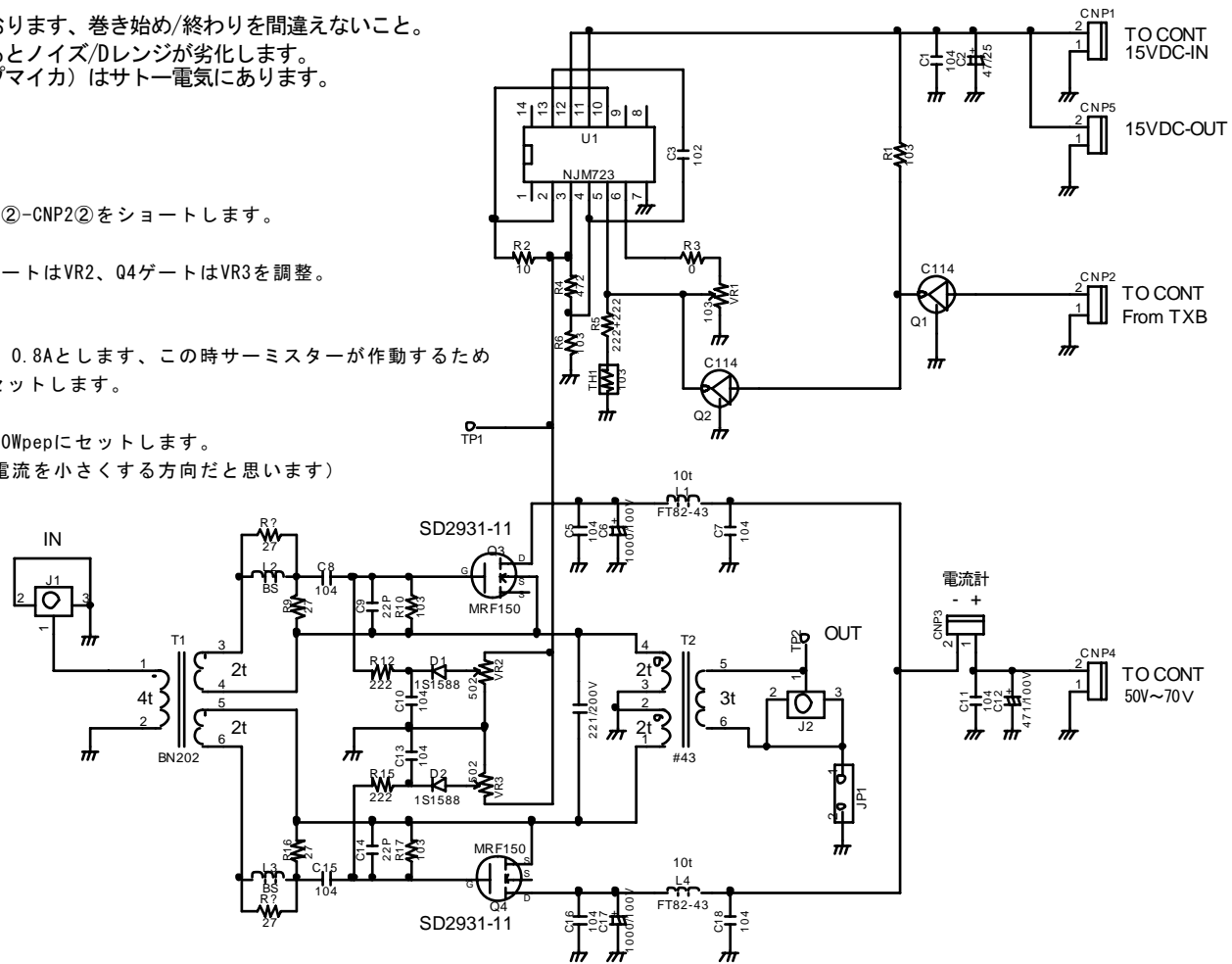


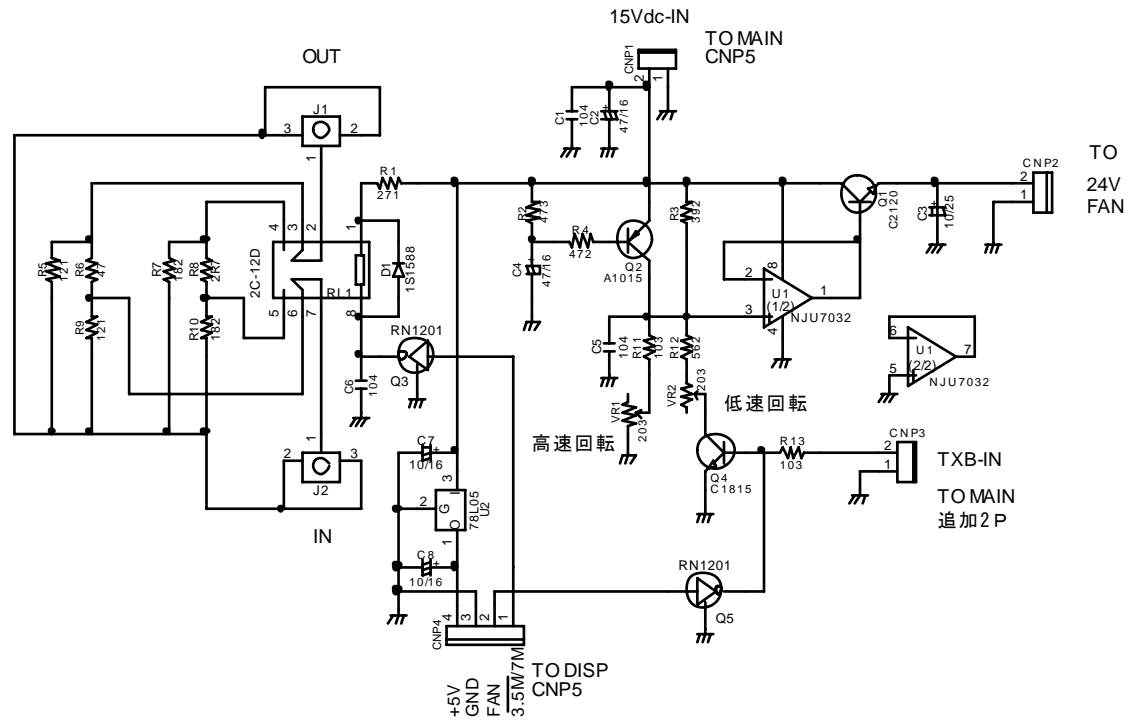
1. トランスの巻数は回路図に記載しております、巻き始め/終わりを間違えないこと。
2. JP1はオープンで使用します、GNDするとノイズ/Dレンジが劣化します。
3. 追加コンデンサ—221/500V（ディップマイカ）はサトー電気にあります。

【調整】

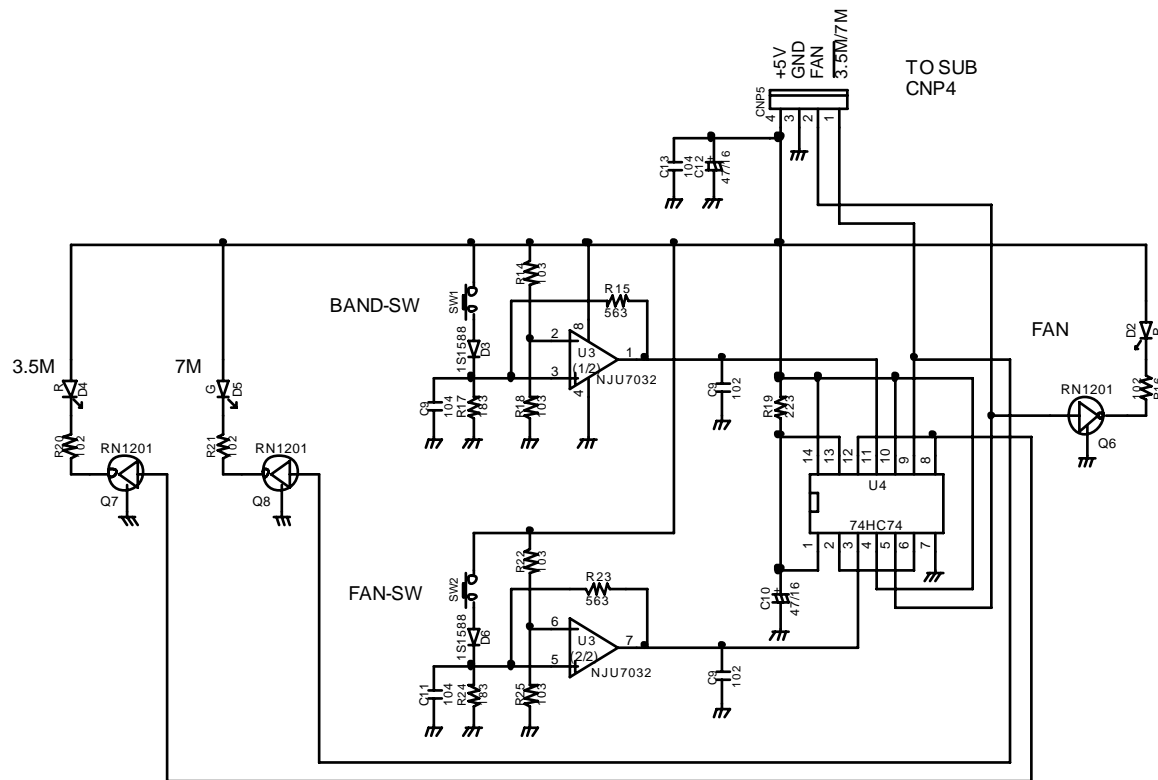
1. FETの電極にハンダする前に、電源を投入し、CNP5②-CNP2②をショートします。
2. TP1=8VdcとなるようにVR1を調整します。
3. 各FETのゲートランドが、1.5VdcとなるようにQ3ゲートはVR2、Q4ゲートはVR3を調整。
4. 電源=OFFし、FETの各電極をハンダ付けします。
5. 電源=ONし、バイアスをアクティブにします。
6. 電流=0Aのはずですから、VR2を右に回していき、0.8Aとします、この時サーミスターが作動するため電流が少しずつ減ります、1分後位に再度0.8Aにセットします。
7. VR3を右に回し、電流=計1.6Aに調整します。
8. 入力から3.5M（RFツートーン）を入れて、出力=20Wpepにセットします。
9. 3次IMDが最小となるようにVR2を回します（左、電流を小さくする方向だと思います）
10. 次にVR3を回し3次IMDを最小にします。



TITLE		DRAWING_No.	
PA50		MAIN	
SHEET	DATE	DESIGN	
/	2014/12/23		



TITLE		DRAWING_No.	
PA-50		SUB_1	
SHEET	DATE	DESIGN	
/	2015 / 06 / 26	J A 4 G I I	



TITLE		DRAWING_No.	
PA-50		SUB_2	
SHEET	DATE	DESIGN	
/	2015 / 06 / 26	J A 4 G I I	